

半導体（ASIC/LSI/IC）の 民主化の始まり ～自作半導体の作り方～

ISHI会

<https://ishi-kai.org/>

Mail: info@ishi-kai.org

本講演のターゲット層

省電力、省スペースに悩んでいる方

- 市販のICを用いた基板設計に限界を感じている
- 自作半導体（ASIC/LSI/IC）が作りたい！

処理速度不足に悩んでいる方

- FPGAでの処理に限界を感じている
- 自作半導体（ASIC/LSI/IC）が作りたい！

半導体（ASIC/LSI/IC）の製造に興味のある初心者

- どんなものでもよいのでオレオレ半導体を作ってみたい方

アジェンダ

- オープンソース半導体とは？
- 知りたいことは？
- どうやって作るの？
- 初心者向け教材
- ISHI会紹介
- ハンズオンセミナー紹介





オープンソース半導体（オープンソースシリコン）について

オープンソース半導体・ タイムライン

- 2018 : DARPA (国防高等研究計画局) OpenIDEA プログラム
\$11.3M grant to UC San Diego for “OpenROAD” project
- 2020 : Google/efabless/SkyWater OpenMPW プログラムスタート
- 2022 : Global Foundries が OpenMPW プログラムに参加
- 2023 : 独) iHP (130nm/SiGe) が PDK のオープン化を宣言
Free Silicon Foundation (FSI) が、欧州の半導体産業の競争力、革新性、教育、
独立性、サイバー耐性、環境持続可能性などに貢献できると主張
- 2023 : Open PDKの管理を Chips Alliance がサポート

180 Attendees!! Record attendance among all workshops at VLSI Symposium

Open Source PDKs and EDAs, Community Experiences toward Democratization of Chip Design

Organizer : Makoto Ikeda (The University of Tokyo)

Co-organizer : Mehdi Saligane (University of Michigan)

Since its launch in 2020, the Open MPW shuttle program has received over 500 to designers' experiences, including measured results, foundry perspectives, and

About Makoto Ikeda

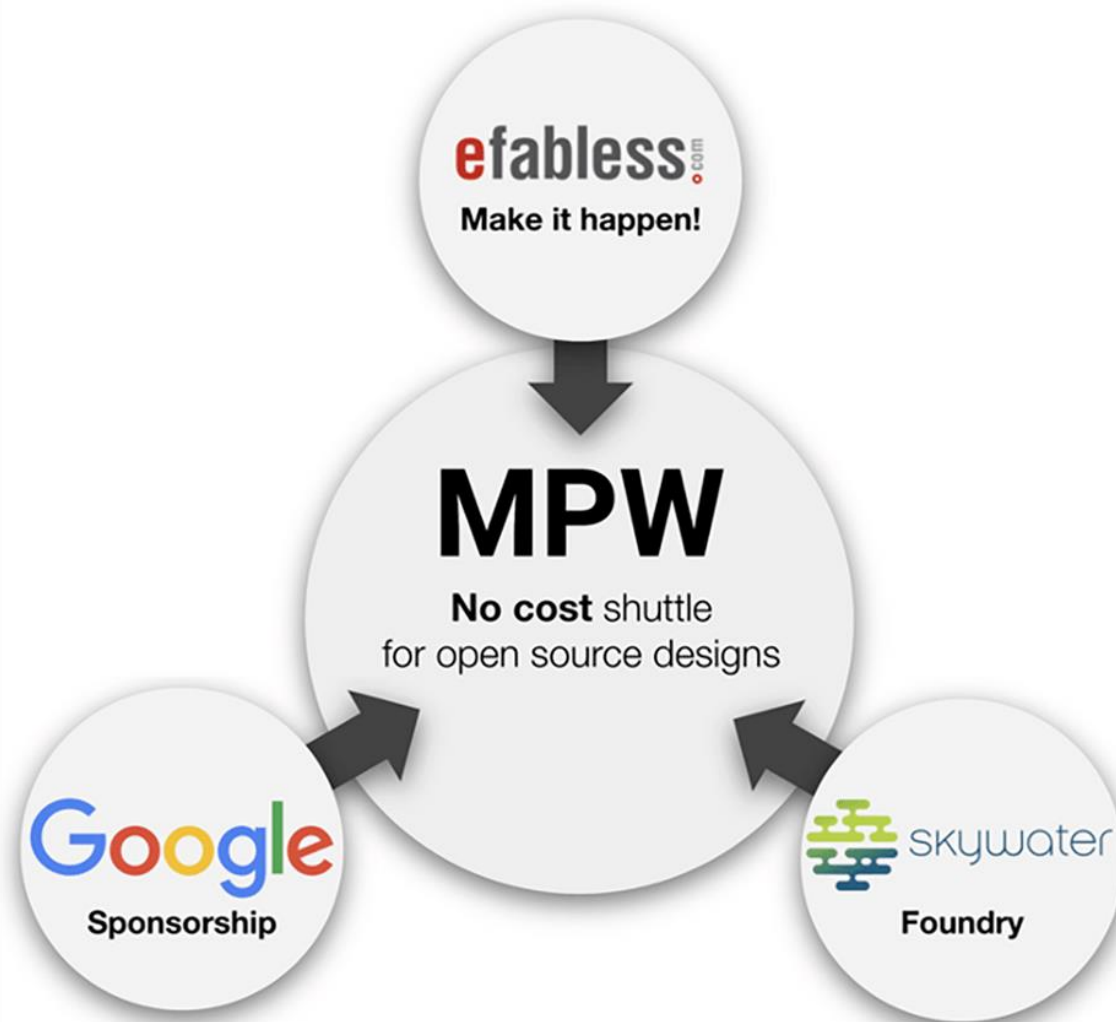
Makoto Ikeda received his BE, ME, and Ph.D. degrees all in EE department of d.lab, the University of Tokyo. This workshop is co-organized with Dr. Mehdi S

- | 1. Design experience: "The Journey of Two Novice LSI Enthusiasts: T Communications and Yuki Azuma, University of Tsukuba
- | 2. From Zero to 1000 Open Source Custom Designs in Two Years, Mo
- | 3. The SKY130 Open Source PDK: Building an Open Source Innovation
- | 4. Open Source Chip Design on GF180MCU – A foundry perspective, Karthik Chandrasekaran, Global Foundries



オープンソース半導体 ～OpenMPWとは？～

1. オープンソースの設計ツール
(OpenEDA)にて設計。設計環境やスクリプトを公開することが可能であること、第三者による検証・改良・複製により、コミュニティにて共有できること。
2. オープンソースのプロセス情報
(OpenPDK)にて設計。設計資産(回路図・GDSII)やソースファイルを公開することが可能であること、第三者による検証・改良・複製により、コミュニティにて共有できること。
3. 上記1、2で設計したオープンソース設計チップを製造するファブ・サービスが存在し、設計したハードウェアの動作を検証できること。



なぜ、オープンソース半導体なのか？

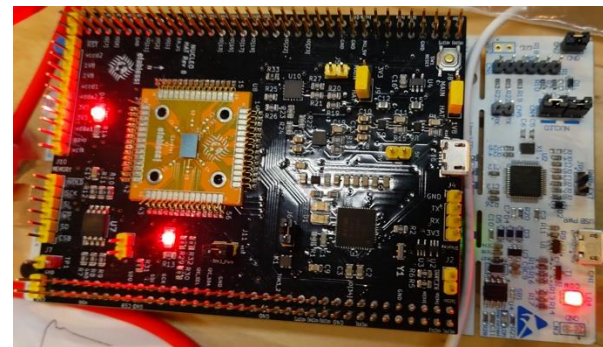
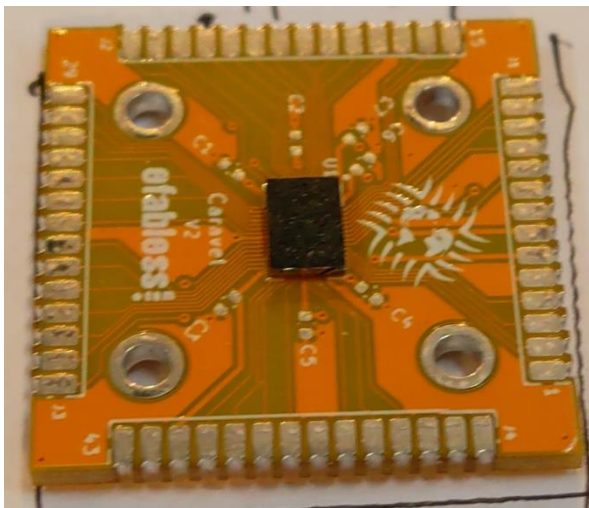
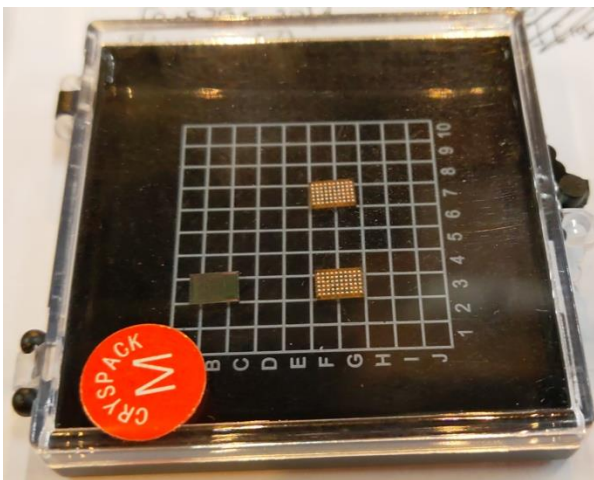
- 半導体設計教育の危機
 - 電気電子課程への進学者の減少。VLSI教育にかかるソフトウェアのコスト高。EDAサーバーの保守・更新にかかる経費増等、教育側のコスト負担が大きすぎる。
- チップ設計者の作業効率向上
 - オープンソース化より、ハードウェア設計は多くの恩恵をオープンソースソフトウェアと同様に受けることができる。
- 半導体産業の衰退＝経済と安全保障において国家的な脅威
 - 偽造電子機器は、数十億ドル規模の闇市場が存在し、米国国防総省が購入する予備電子部品の推定 15% が偽造品であり、信頼性と安全性の両方を脅かしていると報告されている
 - →半導体人材育成が喫緊の課題



知りたいことは？



その前に . . .



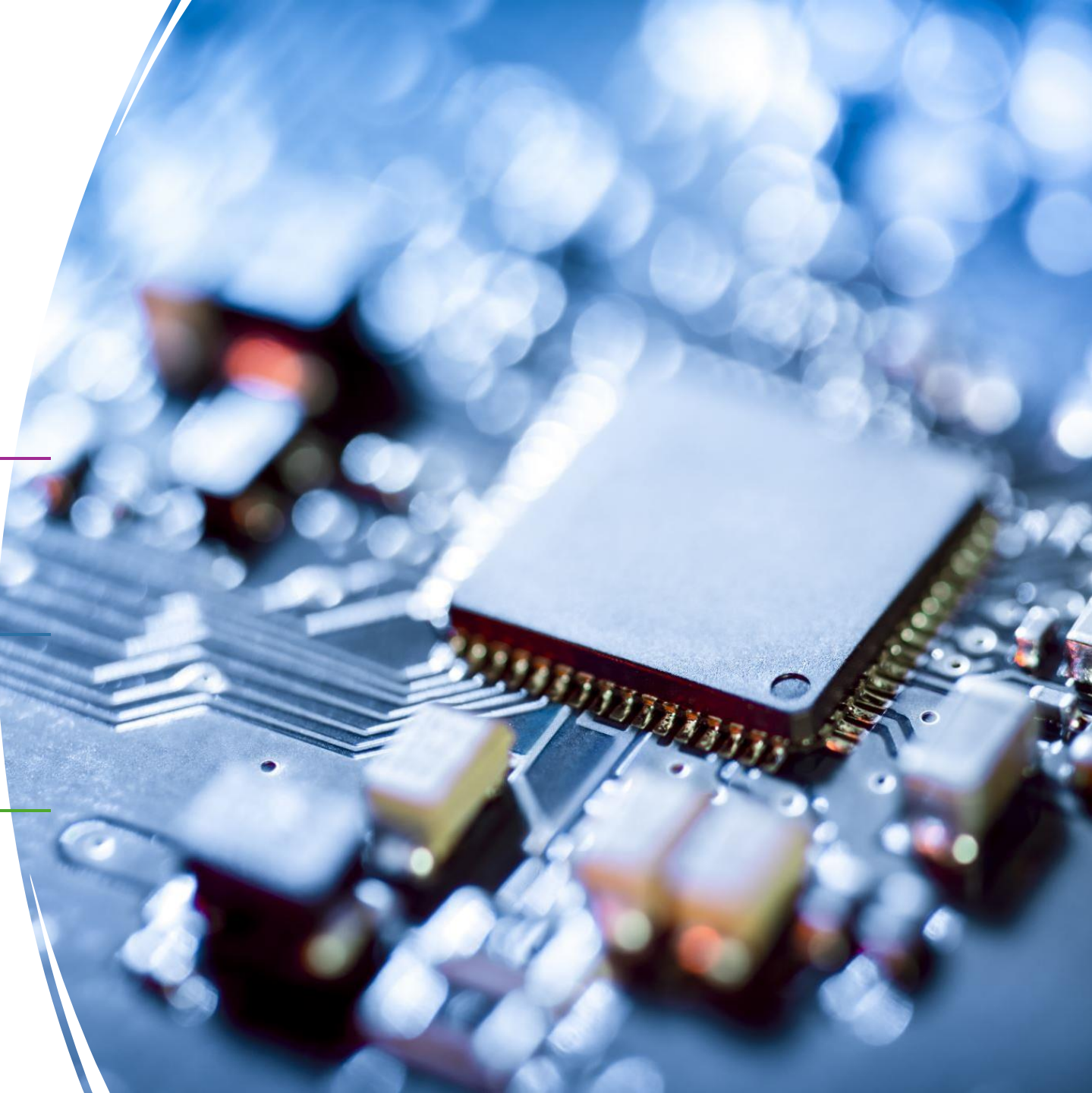
これ、作りたいですね？

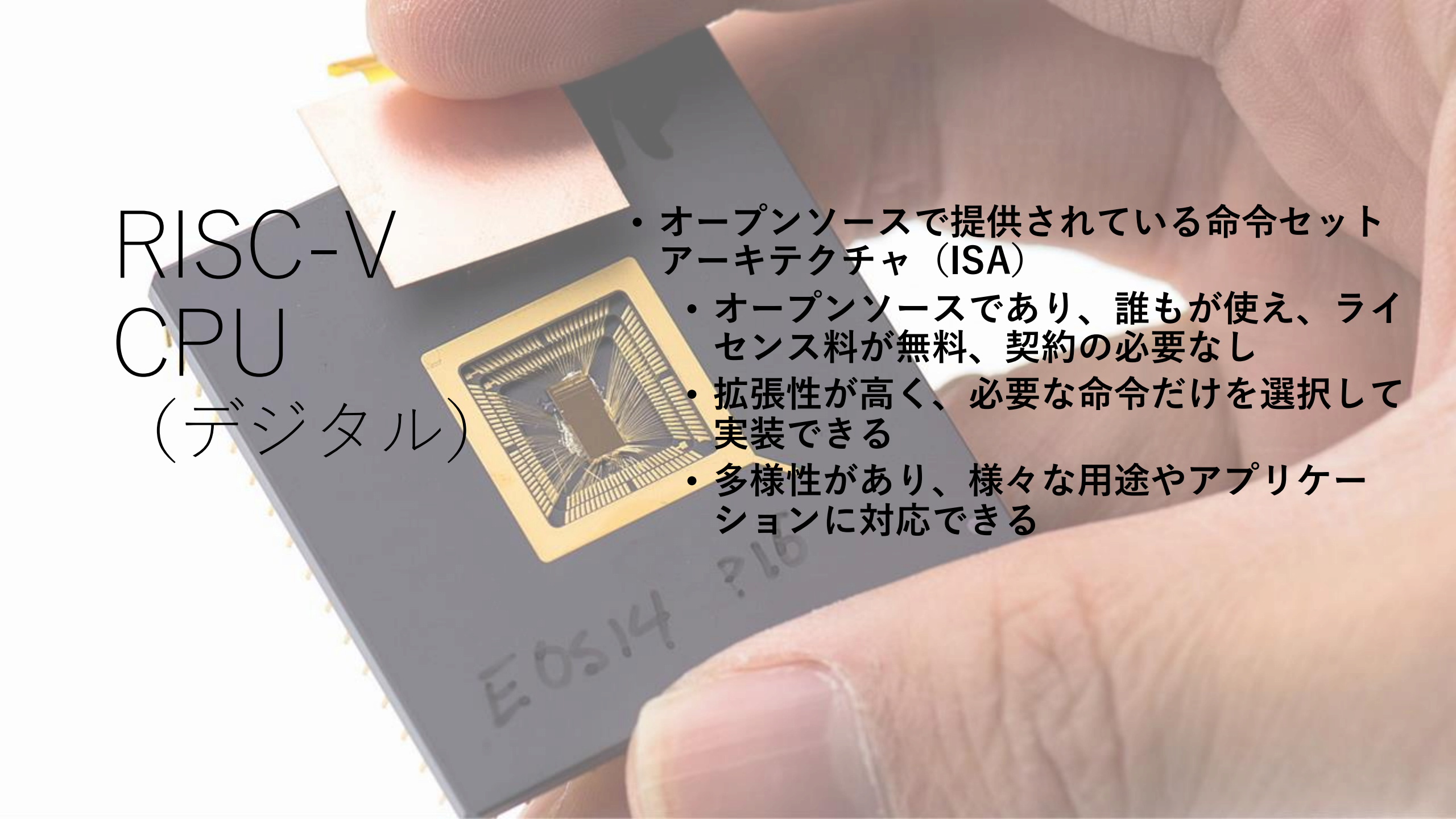
知りたいのは
これらですよね？

どんな機能の半導体が作れるのか？

どうやったら半導体が作れるのか？

それが自分でもできるのか？





RISC-V CPU (デジタル)

- オープンソースで提供されている命令セットアーキテクチャ (ISA)
- オープンソースであり、誰もが使え、ライセンス料が無料、契約の必要なし
- 拡張性が高く、必要な命令だけを選択して実装できる
- 多様性があり、様々な用途やアプリケーションに対応できる

AnalogDiscovery 2 (アナログ)

- 2chオシロスコープ (14bit, 100 MSa/s)
- 2ch 任意波形発生器 (14bit, 100 MSa/s)
- 16chパターンジェネレータ (100 MSa/s)
- 16ch 仮想デジタルIO
- 16chロジックアナライザ
- 2入力/出力デジタルトリガ
- 2出力プログラマブル電源 (5 V, 2.1 W)
- 電圧計 (AC/DC)
- ネットワークアナライザ (10 MHz)
- スペクトラムアナライザ
- バスアナライザ (SPI, I2C, UART, パラレル)

A large, solid orange circle occupies the left side of the frame, partially cut off by the edge.

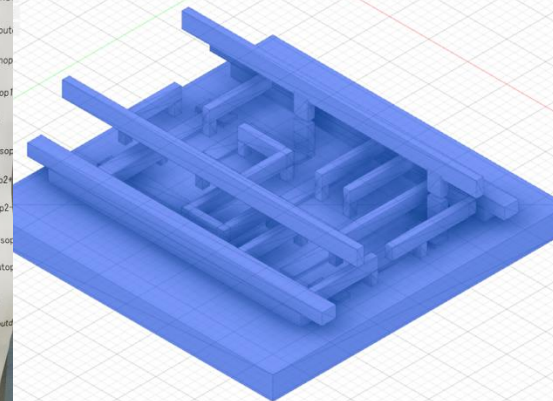
どうやって作るの？

A blue dashed line consisting of five segments, curving upwards from the bottom right towards the center of the page.

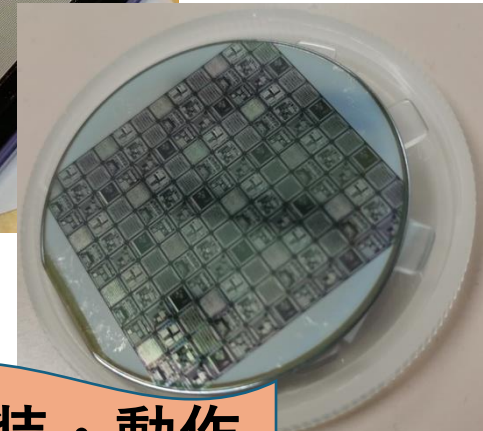
設計



設計データ



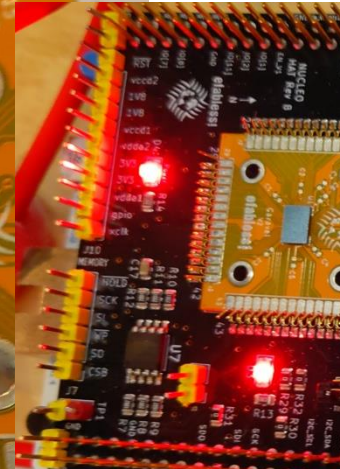
製造



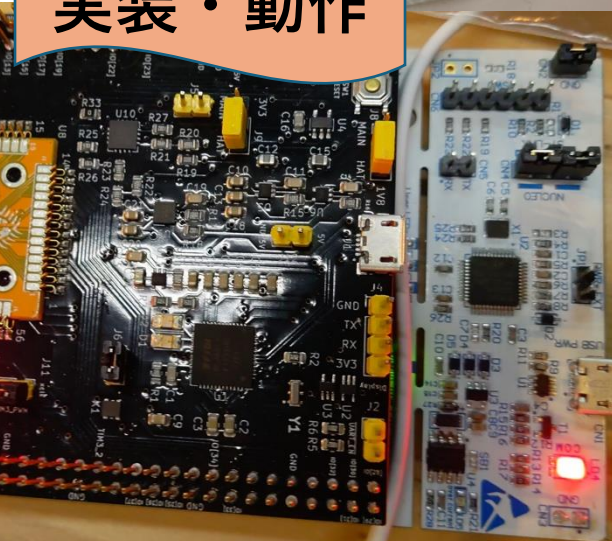
確認・解析



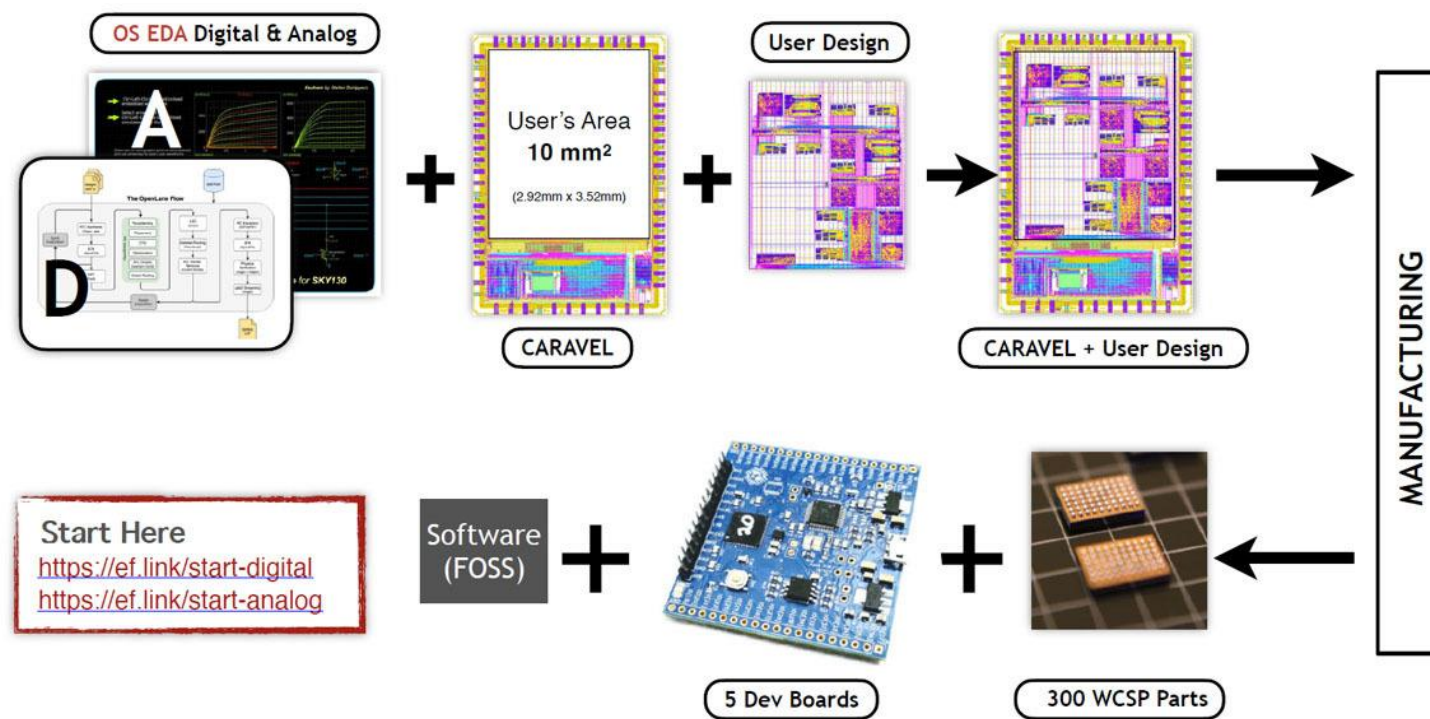
封入



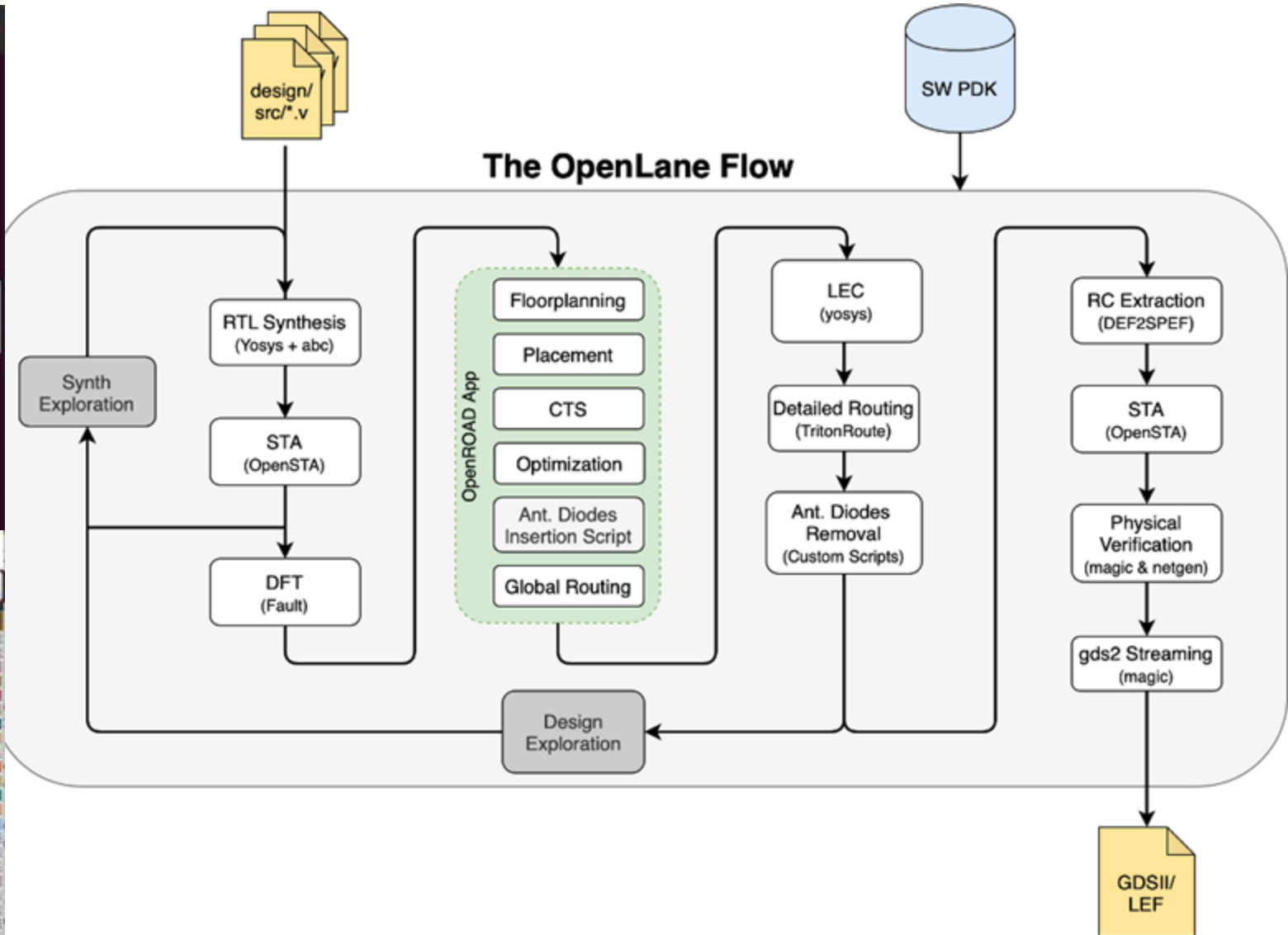
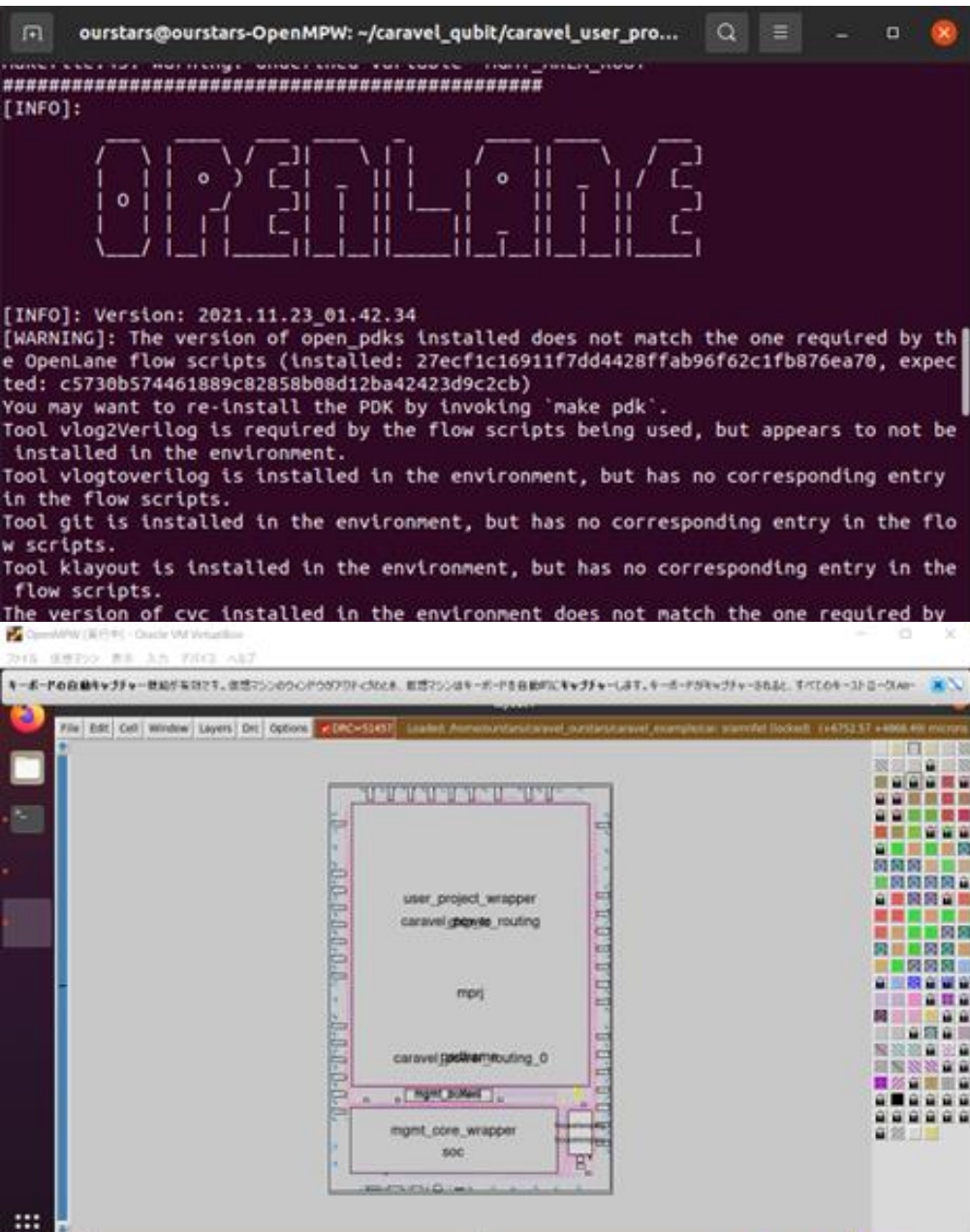
実装・動作



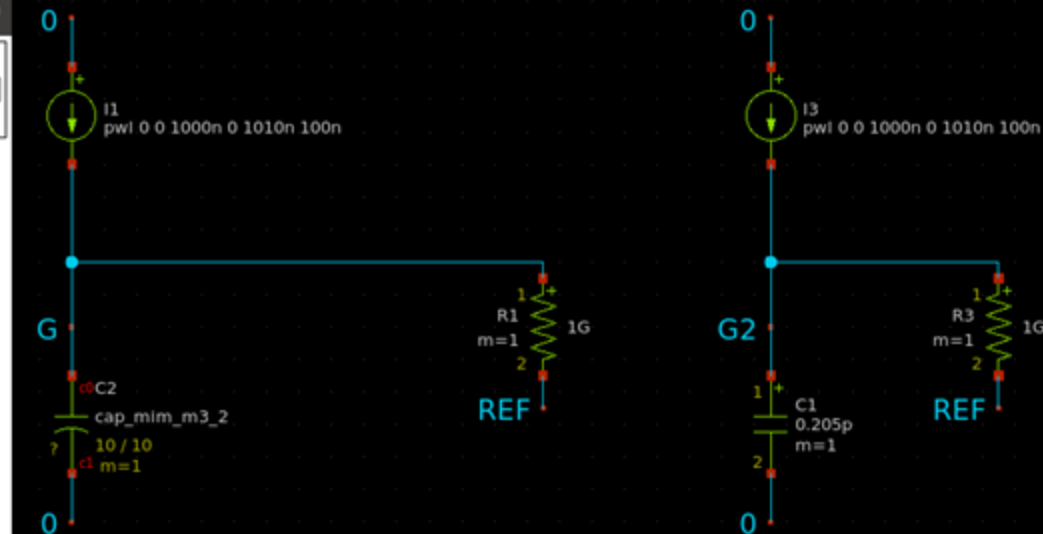
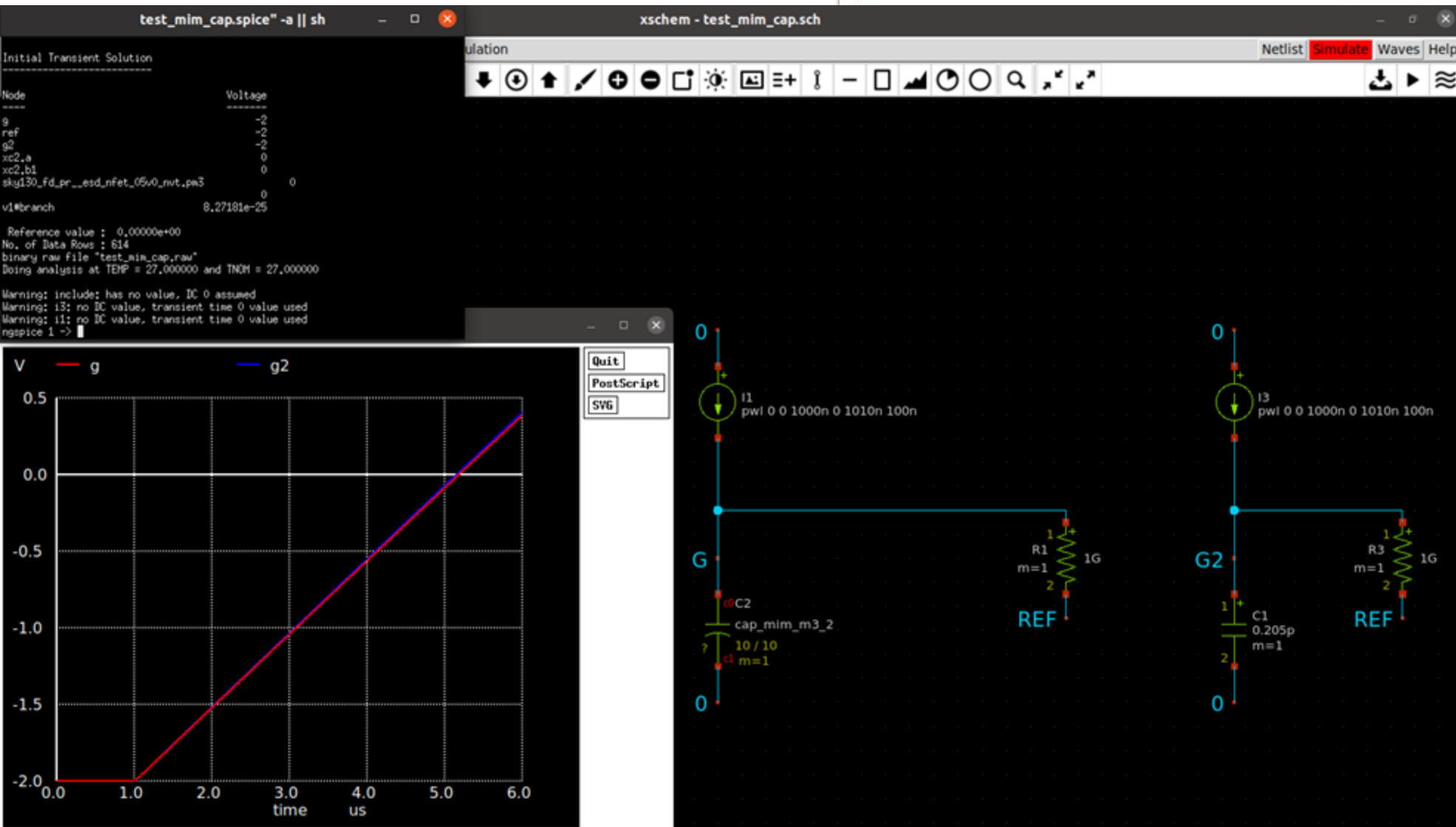
半導体の設計～製造までのフロー



設計ツール：デジタル



設計ツール：アナログ



- ★ STROKED_BOX
- ★ STROKED_POLYGON
- ★ TEXT



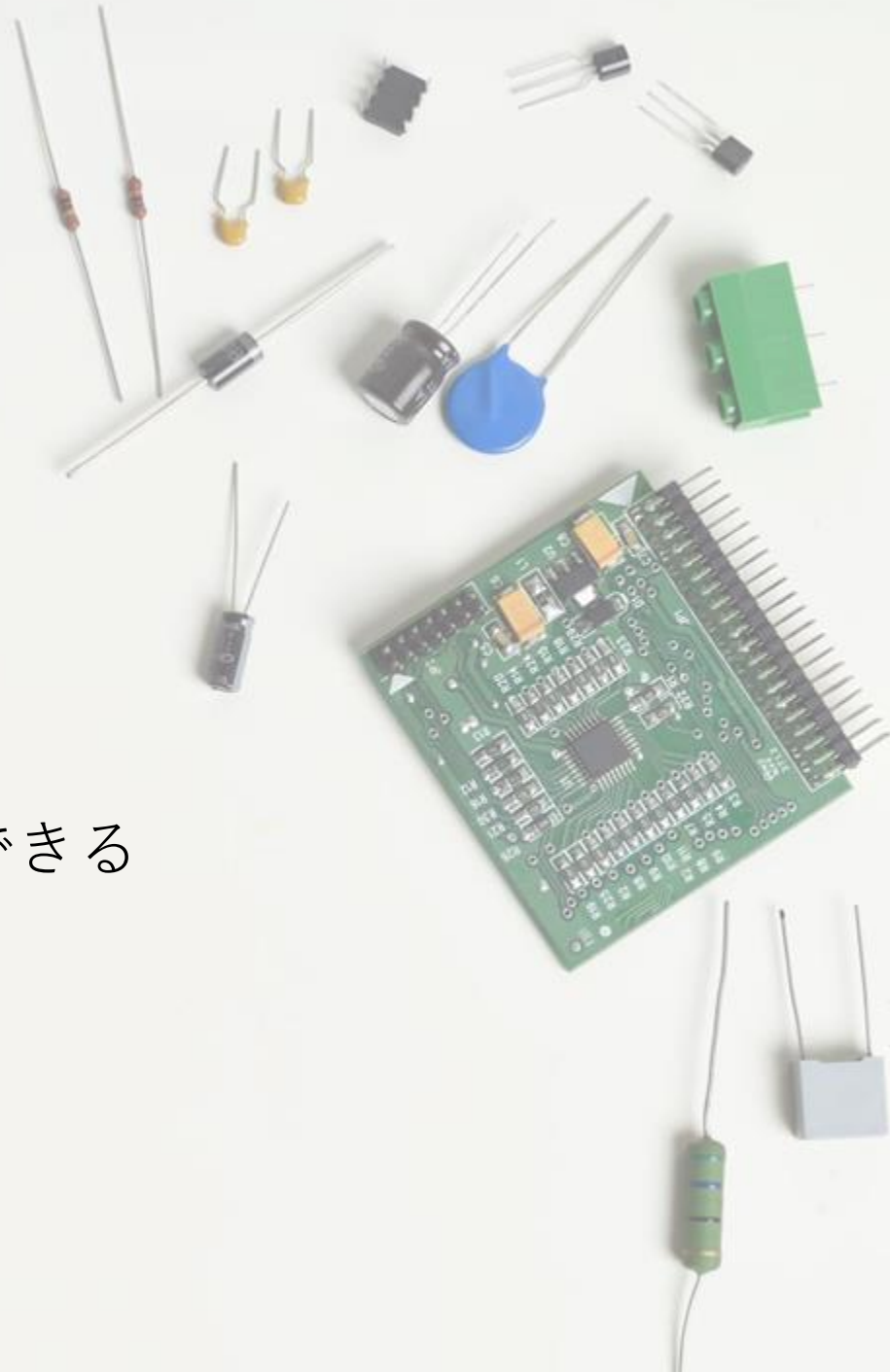


初心者向け教材：デジタル



デジタル とは？

VerilogやHDLで設計・開発できる
回路



必要な知識は？

- コンピュータサイエンス
 - デジタル回路
 - VerilogやHDLの言語知識
 - コンピュータアーキテクチャ



- [無から始める自作CPU](#)
 - [必要な物](#)
 - [デジタル回路とVerilog入門](#)
 - [コンピュータアーキテクチャ入門](#)
 - [この次へ](#)
 - [RISC-V CPUを作る](#)
 - [半導体を作る](#)
 - [コンパイラを作る](#)
 - [OSを作る](#)
 - [謝辞](#)



[クレージーピエロ](#) 著

無から始める自作CPU

CPUは作れる！！！！！！！！ご存知でしたか！！！！！！！！

CPU、それは我々が暮らす情報社会の基盤となる魔法の石です。

世に存在する全てのソフトウェア、例えばゲーム、AI、Webサーバ、OS、これらは全てCPUが無ければ動きませんし、今や車や飛行機、家電にも全てCPUが入っている時代です。

そんな誰もがCPUに依存している時代に関わらず、CPUについて理解を持っている人間は余りにも僅か、というのが現状です。

そんな今こそCPUを作りましょう。

CPUを作り、完全に理解する事で、CPUによって成り立つ技術を学ぶ上での、揺るぎない自信と確証を身につける事が出来るでしょう。

本記事ではCPUという究極のブラックボックスに光を当て、半導体やプログラミングの知識が無の状態から、CPUを作る事を目標としています。

- [ディジタル回路とVerilog入門](#)
 - [基礎知識](#)
 - [CPU](#)
 - [二進数と16進数](#)
 - [二進数](#)
 - [16進数](#)
 - [二進数の負の数](#)
 - [ディジタル回路](#)
 - [ディジタル回路が扱う値](#)
 - [NOT](#)
 - [OR](#)
 - [AND](#)
 - [NAND](#)
 - [XOR](#)
 - [MUX](#)
 - [HalfAdder](#)
 - [FullAdder](#)
 - [D-FF](#)
 - [MUXによるD-FFの改良](#)
 - [FPGA](#)
 - [Verilog_HDL入門](#)
 - [開発の流れ](#)
 - [開発環境構築](#)
 - [テキストエディタのインストール](#)
 - [Verilog_HDLシミュレータのインストール](#)
 - [開発環境に慣れる](#)



ディジタル回路とVerilog入門

ディジタル回路とVerilog入門では、CPUを作る前に必要な基礎知識、そして作るために必要な道具の使い方を学んでいきます。

基礎知識

ここではCPUを作るのに必要な知識を説明します。覚える必要はありません。

CPU

CPU、我々が作る対象です。CPUとは一体なんでしょうか？概要すら知らないのに作ろうとするのは流石に無謀と言えます。ちょっとだけ先に知っておきましょう。

プログラミングという単語は皆さん人生のどこかで聞いたことがあるでしょう。最近の中高生はプログラミングの授業があるんですかね、気の毒ですね。プログラミング、プログラムを書いてゲームを作ったりモーターを動かしたりするアレですね。あなたがこの記事を読んでいるSafariやChromeもプログラムですし、YoutubeもTwitterもInstagramもプログラムです。ああ素晴らしきかなプログラム。プログラムが無ければお前は生きてはいけません。

```
#include <stdio.h>
int main(){
    printf("Hello World!\n");
    return 0;
}
```

- [コンピュータアーキテクチャ入門](#)
 - [プログラムが動く流れ](#)
 - [命令セットアーキテクチャ](#)
 - [Z16の概要](#)
 - [Z16のレジスタ](#)
 - [Z16の命令](#)
 - [演算命令](#)
 - [ADD](#)
 - [SUB](#)
 - [MUL](#)
 - [DIV](#)
 - [OR](#)
 - [AND](#)
 - [XOR](#)
 - [SLL](#)
 - [SRL](#)
 - [演算命令まとめ](#)
 - [即値命令](#)
 - [ADDI](#)
 - [即値命令まとめ](#)
 - [メモリ命令](#)
 - [LOAD](#)
 - [STORE](#)
 - [メモリ命令まとめ](#)
 - [ジャンプ命令](#)
 - [JAL](#)
 - [JRL](#)
 - [ジャンプ命令まとめ](#)
 - [分岐命令](#)
 - [BEQ](#)

コンピュータアーキテクチャ入門

コンピュータアーキテクチャ入門

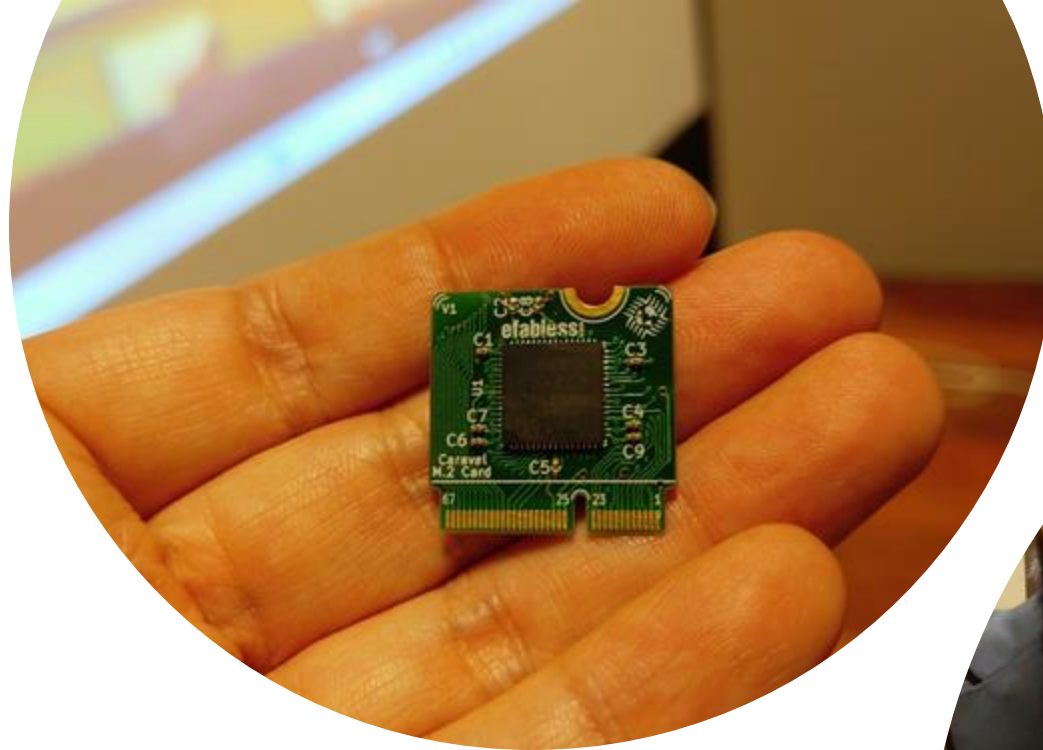
さあ始めましょう

プログラムが動く流れ

CPUはプログラムをどのように実行しているのでしょうか？CPUはプログラムを動かす物体ですので、一度ここで学んでおきましょう。



CPUはプログラムをそのまま実行している訳ではありません。



8bit CPU





初心者向け教材：アナログ

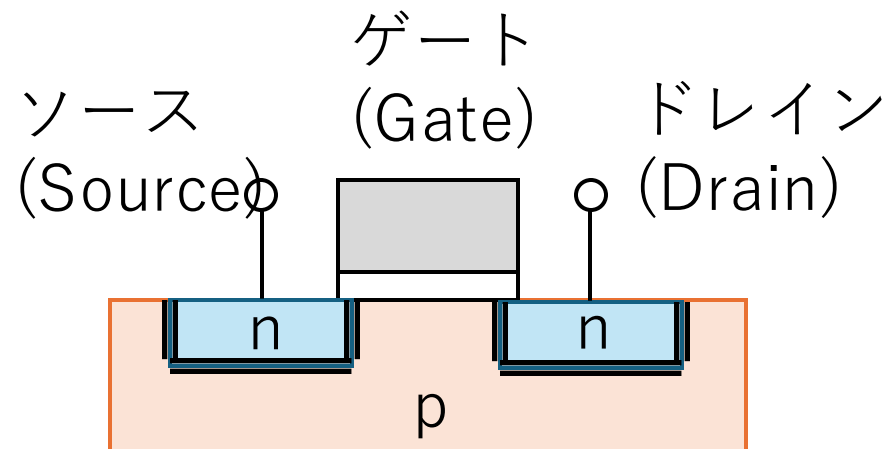


アナログ とは？

RとCとLとトランジスタを
組み合わせて作る回路

必要な知識は？

- トランジスタ設計



画面構成 (Simulation)

レイヤー操作

SILIWIZ

Layers

active

- ☒ p substrate
- ☒ n well
- ☒ n diffusion
- ☒ p diffusion
- ☒ p tap
- ☒ n tap

passive

- ☒ polysilicon
- ☒ polyres
- ☒ metal1
- ☒ mim capacitor
- ☒ metal2

via

- ☒ metal1 via
- ☒ metal2 via

Preset

LOAD SAVE CLEAR STL

0um 4.5um 9um

描画

CROSS SECTION & DRC ✓ **SIMULATION**

Plot signals:

in out +

Input voltage:

Min: 0V

Max: 5V

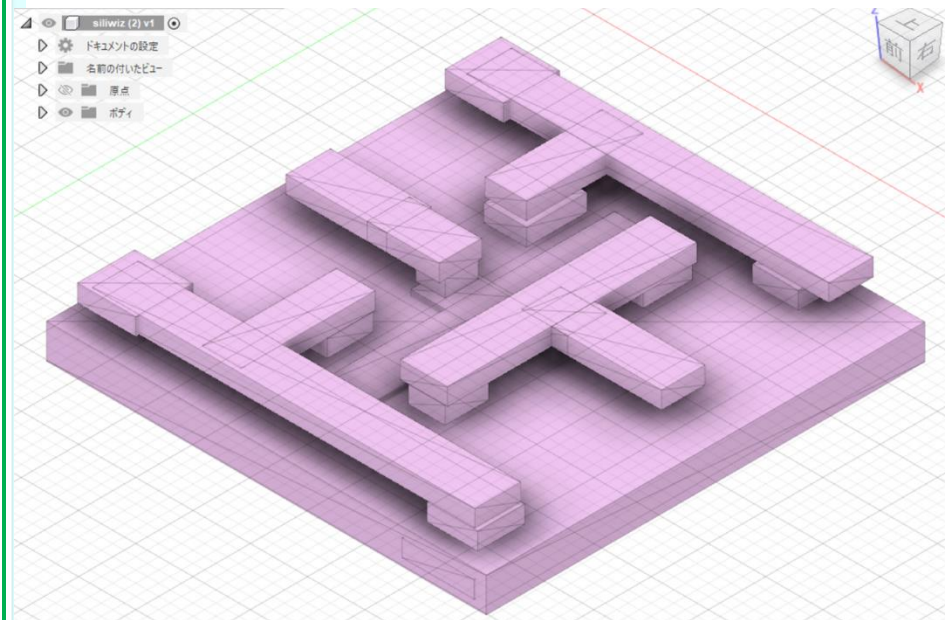
Pulse delay: 0μs

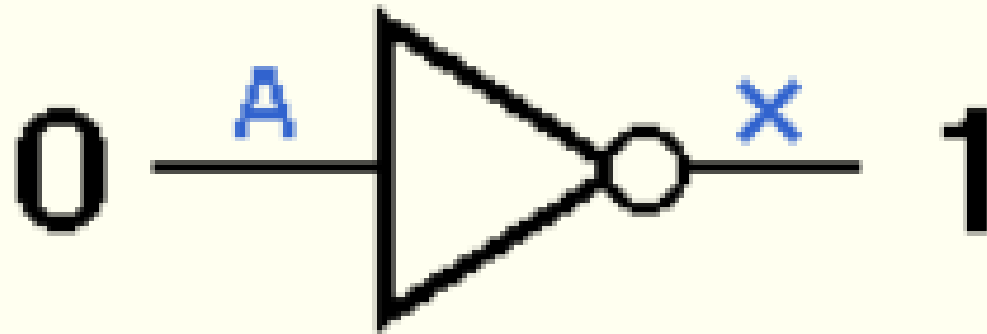
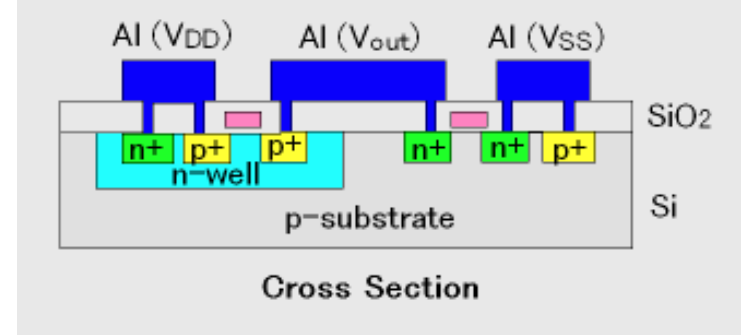
Rise time: 50μs

Time scale: 60μs

Show SPICE (advanced)

右ペインの
切り替えボタン



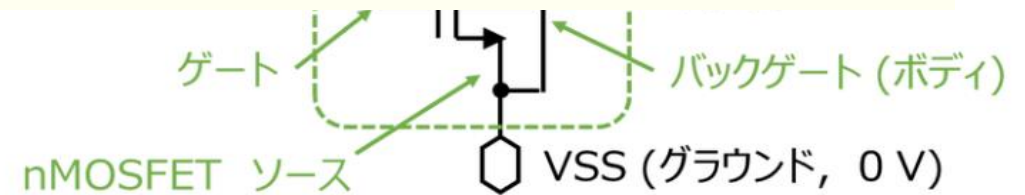


真理値表

A	X
0	1
1	0

イ)

ロ)



画面構成 (Simulation)

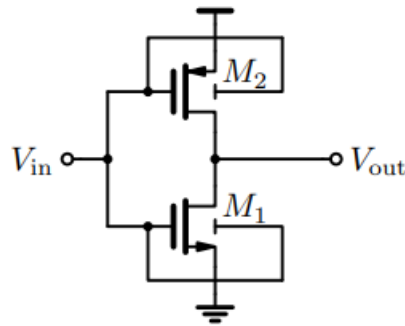
レイヤー操作

The screenshot displays the SILIWIZ software interface, which is divided into several functional areas:

- Layers Panel (Left):** A list of layers categorized into active, passive, and via. Active layers include p substrate, n well, n diffusion, p diffusion, p tap, and n tap. Passive layers include polysilicon, polyres, metal1, mim capacitor, and metal2. Via layers include metal1 via and metal2 via.
- Simulation Controls (Top Right):** A tabbed interface with 'CROSS SECTION & DRC' and 'SIMULATION' tabs. The 'SIMULATION' tab is currently selected. Arrows point to these tabs with the text '右ペインの切り替えボタン' (Switch button on the right pane).
- Layout Editor (Center):** A large orange rectangular area representing the layout. It features a white wavy line symbol in the center. To the left of this area is a vertical strip showing the cross-section of the layers, with labels 'vdd' and 'vss' indicating power planes. A scale bar at the bottom left of this strip shows '0um' to '4.5um'.
- Simulation Parameters (Bottom Right):** A section for configuring simulation settings:
 - Input voltage: Min: 0V, Max: 5V
 - Pulse delay: 0μs
 - Rise time: 50μs
 - Time scale: 60μs
 - A toggle switch for 'Show SPICE (advanced)'.
- 3D Model (Right):** A 3D isometric view of the layout structure, showing the various layers and vias in a light purple color.

描画

でも・・・基本なんです！
～アナログ回路として～



Uses of Two-Transistor Circuits: versatility of MOSFETs

by IEEE, and Matthias Eberlein, *Member, IEEE*

Fig. 2. The DTMOS inverter achieves an improved current drive at low leakage current. It needs to be operated at low supply voltages to avoid a forward bias of the well diodes [5].

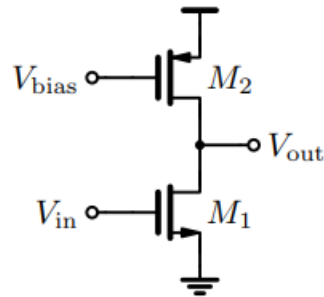


Fig. 10. The common-source amplifier with active load.

CMOS-MOS-transistor
and configurations
ing blocks, circuit
x analog functions.
a reference and
pefully contains at
onal engineer.
CMOS, MOSFET.

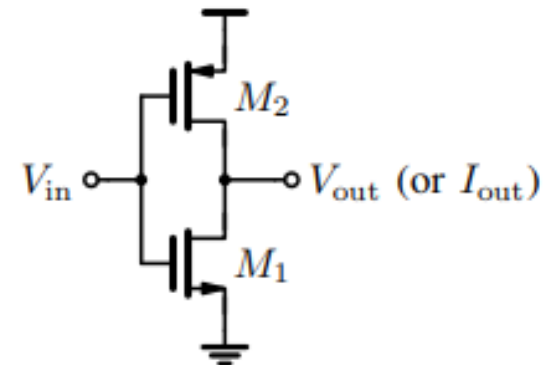
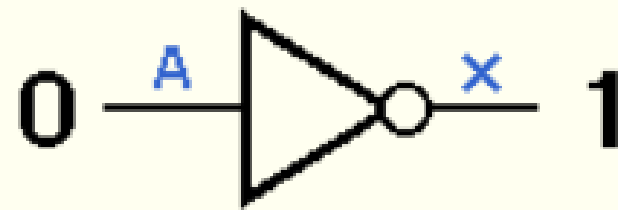


Fig. 1. The ubiquitous digital inverter. The input voltage V_{in} switches one of both transistors on, and the other is off [4].

I. INTRODUCTION

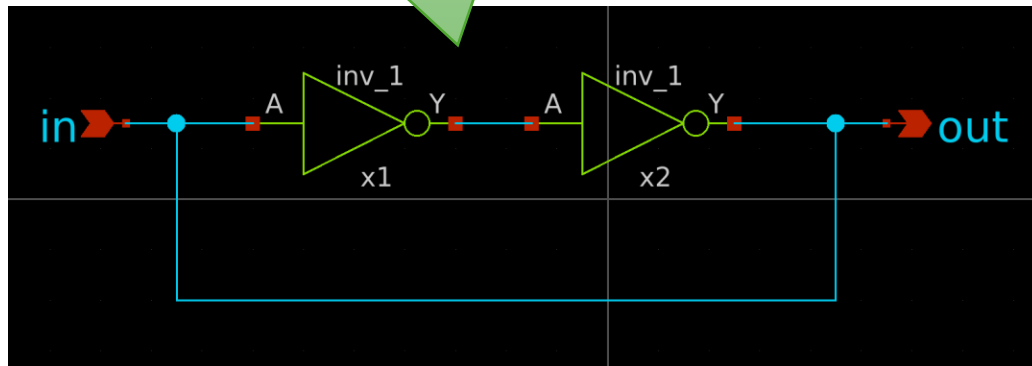
でも・・・基本なんです！
～デジタル回路として～



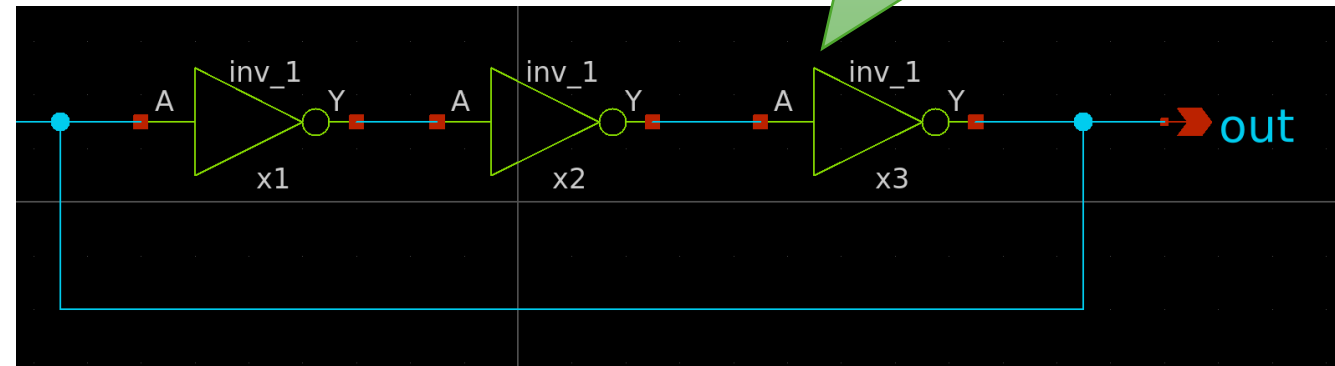
真理値表

A	X
0	1
1	0

SRAM 1bitの回路



クロック生成回路



A large, solid orange circle occupies the left side of the frame, partially cut off by the edge.

ISHI会について



ISHI会とは？

- オープン化（民主化）されたISHI=石=Silicon=半導体（ASIC/LSI/IC）を扱い、いろいろな分野を繋げていくソサエティー・コミュニティ（会）から発想されたネーミングです。

その先駆けとして登場したOpenMPW(Open Multi-Project Wafer)は、Google社がEfabla

半導体を作ってみたい 初心者（特に半導体業界外の人）を支える コミュニティ

- 今後の活動方針としては、他分野の人たちを巻き込んで半導体（ASIC/LSI/IC）分野に革命を起こすという方針で、他分野向けの超初心者向けハンズオンセミナーや専門家向けの濃い内容の勉強会などのイベントを開催したり、チームを作ってOpenMPWシャトルや世界のChipathonに挑戦したり、Maker Faireなどのイベントへの参加をしていきたいと思っておりますので、よろしくお願いいたします。

「やったことがある」を作る

オープンソース半導体でも「Make:ムーブメント（オープンハードウェア）」レベルのビックウェーブを起こすため

- Make:時代に立ち上がった企業
 - ハードウェアとは無縁のソフトウェア企業などの中から「社内Make:開発部」みたいなのが立ち上がり、そこから派生した
 - 「どこで知識を身に付けてきたか？」
 - Make:の流れの中にあるオープンハードウェア
 - 「ある程度まとまった数の技術者が生まれた」
 - ハードウェアを絡めた事業がどこの会社でも出来るようになった
 - 「事業として成功させる」
 - 「参入したい側の業界・業務知識と半導体業界の業界・業務知識の両方を持った仲介者」が必要

Lチカ動画: ニコ動でのコメント

- ✓ こっから？
- ✓ ニコ技界のTOKIO
- ✓ ゲートの無駄遣い
- ✓ ここから！！？
- ✓ ひでえ、勿体ない使い方wwwww
- ✓ マジかよ。レジストレベルの設計とかガチすぎる。
- ✓ 無駄遣い過ぎるだろw
- ✓ 贅沢といかないんというか
- ✓ え？まじでここからかよ」wwww」
- ✓ IC版FusionPCB的なところが現れれば・・・
- ✓ (FPGAでは)いのかんのか？
- ✓ 俺はFPGAで我慢することにする
- ✓ いや、そこまでは必要ないです
- ✓ 量産品すらFPGA使う時代に専用LSI・・・
- ✓ アマチュアはFPGAで良いんだよなあ・・・w

「集積回路＝すごいことをやるためのもの」という意識



ISHI会グランドデザイン

新規分野を開拓したいけどどうすればよいのかわからない

「みんなの経験をチップに！」

ASIC(LSI)化したいけど情報がない

ASIC(LSI)業界の現状（閉塞感）

- NDAでなにもしゃべれない
- 最先端は札束の応酬
 - 若者が入ってこない

他業界の現状（限界感）

- 高速・小型・省電力の要求
 - 汎用チップ+ソフトでは限

すべてがオープン！

OpenMPWの登場！

コミュニティの意義

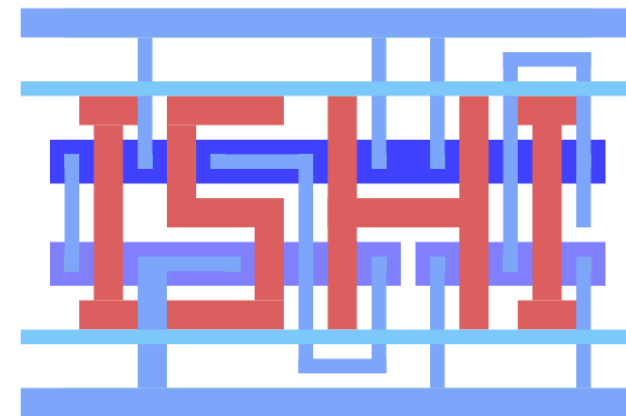
- 成果の再利用が可能。Do It With Others(それ、みんなでやってみよう)の精神
- 日本の利点：地理的に物理的に集まりやすく、勉強会や合宿をやりやすい

ISHI会の意義

- 他（多）分野の知識の統合により、今までになかった研究・開発への期待

ISHI会の情報

- メンバー数
 - 300名Over (20-30名ほど常にアクティブ)
- ホームページ
 - <https://ishi-kai.org/>
- Discord上で活動中
 - <https://discord.gg/RwAWF5mZSR>
- イベント告知 (勉強会など)
 - <https://ishikai.connpass.com/>
 - 20~50名ほどが常時参加





ISHI会の活動





活動拠点：Discord

- インターネット上を活動拠点
 - チャットアプリのDiscordを利用
 - 一般的な組織におけるオフィスに相当
- 主な活動
 - テーマに沿った各チャンネルによるディスカッション
 - ビデオチャットを利用した定例もくもく会
 - もくもく会：皆で一か所に集まり、各自が独自のテーマで黙々と開発するという会合





最初のイベント

- ISHI会は2023年5月7日に開催された「第一回ハンズオンセミナー」をもって設立
 - 参加者は13名



定例イベント

- 対外向けの活動の一つ
- 月に1～2回，テーマに沿ったゲスト講師を呼んでの勉強会や初心者向けハンズオンセミナーを開催

〒155-0031 東京都世田谷区北沢2丁目3-3 第二友和ビル

2024/08/24 (土) 21:00～

7/100

2024年夏休み特別イベント「TinyTapeoutハンズオン」勉強会

  Noritsuna Imamura

 (場所未定)

2024/08/11 (日) 13:00～

47/71

2024年08月イベント：初めての半導体設計・製造体験 for IS OpenMPW

  Noritsuna Imamura 他

 東京都渋谷区道玄坂1丁目2番3号 渋谷フクラス

2024/08/04 (日) 13:00～

8/200

ゆるゆるイベント：フェニテックシャトル最終サポート雑談会

  Noritsuna Imamura 他



展示：Maker Faire

- Maker Faire Tokyo2023に出展
 - 金沢大学の秋田先生と作ったインバータ回路を3次元化したパズル
 - 20セットを完売する売れ行きを見せた
 - 本件をきっかけにMake: LSIの活動はISHI会が引き継ぎ



展示：イベント

- コミュニティー系イベント
 - オープンソースカンファレンス
 - Kernel/VM探検隊
 - など
- 業界系イベント
 - デジタル回路系：RISC-V Day Tokyo
 - 組み込み業界向け：EdgeTech+
 - など



することができます。

【A - F】

Analog Hard IP (Design Knowledge)

- [AFE](#) : Analog Front-End の略。センサー等のアナログ出力信号をデジタル信号へ変換するアナログ回路を指す。一般には、アンプやA/Dコンバータ、フィルタなどのアナログ回路を指すことが多いが、高速シリアル通信向けのクロックが重畳された小振幅信号やPAM(Pulse Amplitude Modulation)信号に変調された信号をデジタル信号に復調するミックスドシグナル回路もAFEと呼ぶことがある。SoC内部にAFEを搭載する場合と、SoCとは別チップでAFEを構成する場合がある。
- [BGR](#) : BandGap voltage Referenceの略。正の温度特性を持つPN接合を流れる電流を、負の温度特性を持つ抵抗に流すことで、温度によらずに一定の電圧を発生する、基準電圧回路。SiのBandGap(1.26V)に近い電圧を出力する。回路安定点が2つあり適切なスタートアップ回路が必須である。
- [CDR](#) : Clock and Data Recovery の略。データとクロックを重畳させたシリアル信号から、受信側でクロック成分とデータ成分を切り分ける回路を指す。送信側では、データに含まれるエッジの場所や数を保証してコード変換(代表的な例として[8b10b](#)エンコードがある)し、受信側では信号に含まれるクロック成分をPLLで同期させることでクロックを抽出、抽出したクロックでデータを復調する。
- [DLL](#) : Delay Locked Loopの略。外部クロックとインバーター（遅延をアナログ的に制御する場合と、量子化された遅延をデジタル的に選択する場合がある）の遅延信号との間で位相をロックをすることで、負の遅延を持ったクロック信号を発生して、セットアップ・ホールドのタイミングマージンを改善できる。同様に外部クロックに対して複数の位相を持った多層クロックを発生したり、数多くの応用回路が提案されている。PLLと比較して、外部クロックの位相の変化に瞬時に追従できる利点がある一方で、PLLの様に、任意の逡倍クロックを発生することは出来ない。
- [LDO](#) : Low Dropout Regulator の略。ディスクリート部品の三端子レギュレーターの事。チップ内部で使用する電源を、外部から入力された電源から降圧する回路。高電圧側(外部)と降圧電圧(内部)の間に可変抵抗 (=トラ

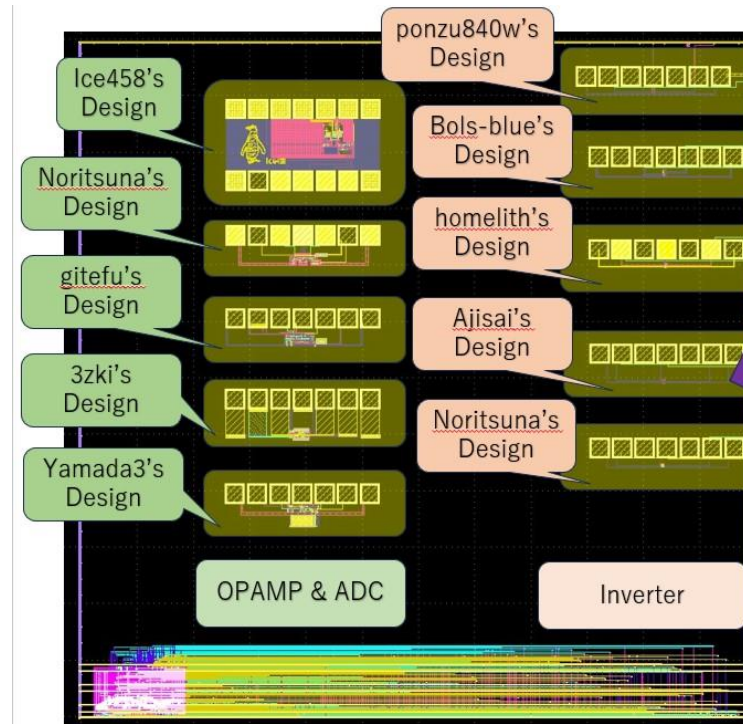
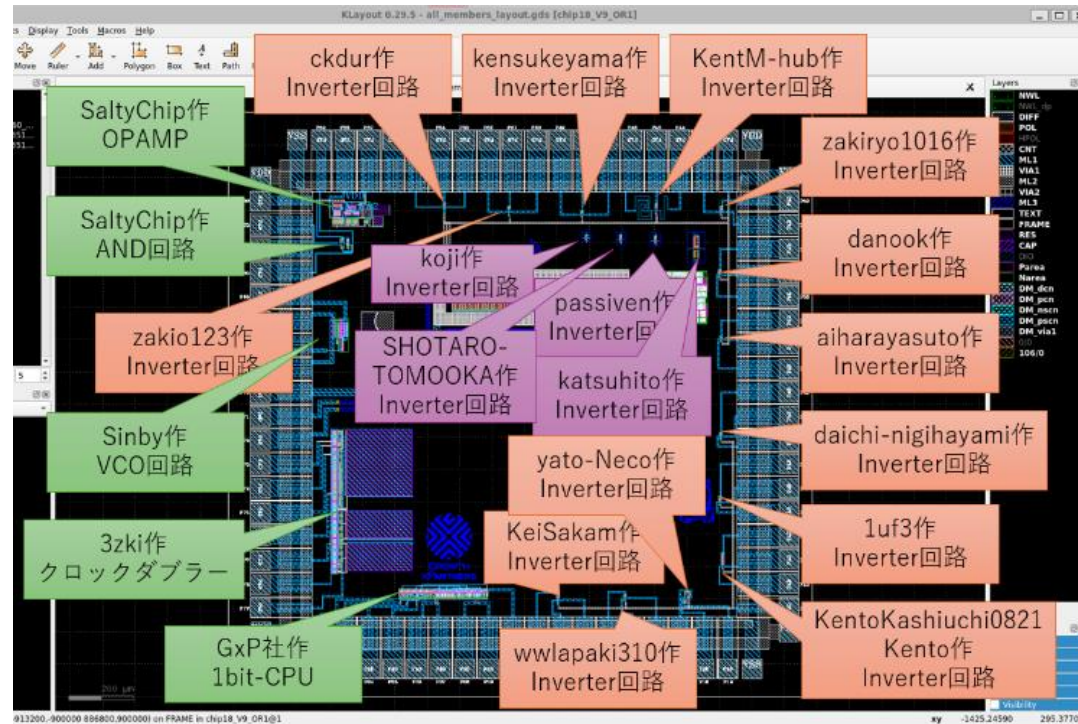
他連携

• VLSI.jp

- オープンソースシリコン関連の各種実地知見を文書化
- 「半導体初学者むけ「半導体設計で使われる用語集」」の製作

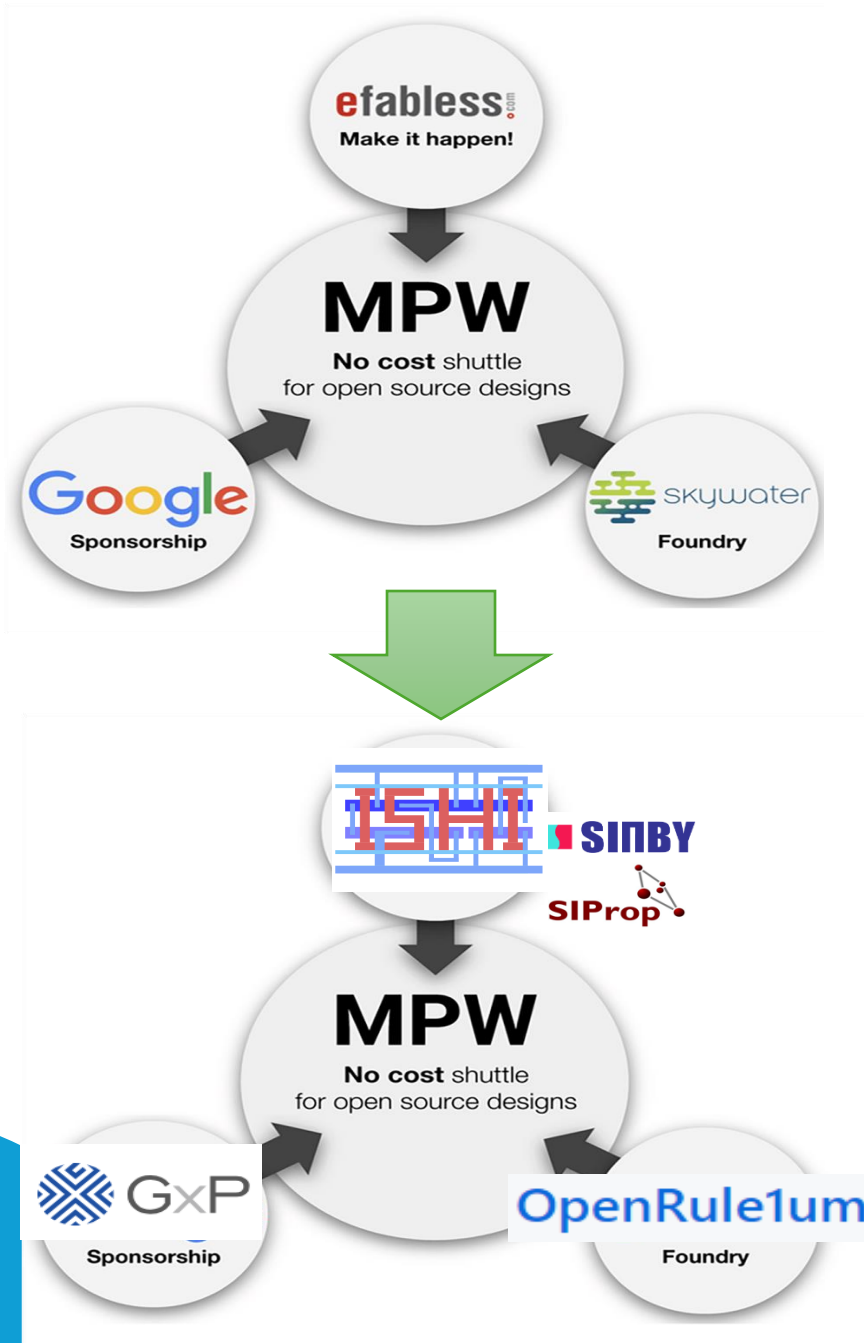


シャトル投稿



シャトル相乗り

- オープンソースEDA&PDKとフリーシャトル
 - 誰でも参加可能
 - デザインの共有が可能
 - シャトルにさらに相乗りすることが可能
- 複数人によるシャトルの相乗りサポート
 - インバータ回路を一日で回路設計～レイアウトまで行うハンズオン



日本発のOpenMPW！

• OpenMPW構造のシャトル

- コミュニティー
 - eFabless社 ⇔ ISHI会+SINBY+SIProp
- スポンサー
 - Google社 ⇔ GxP社
- ファブ：
 - SkywaterPDK ⇔ OpenRule1umPDK

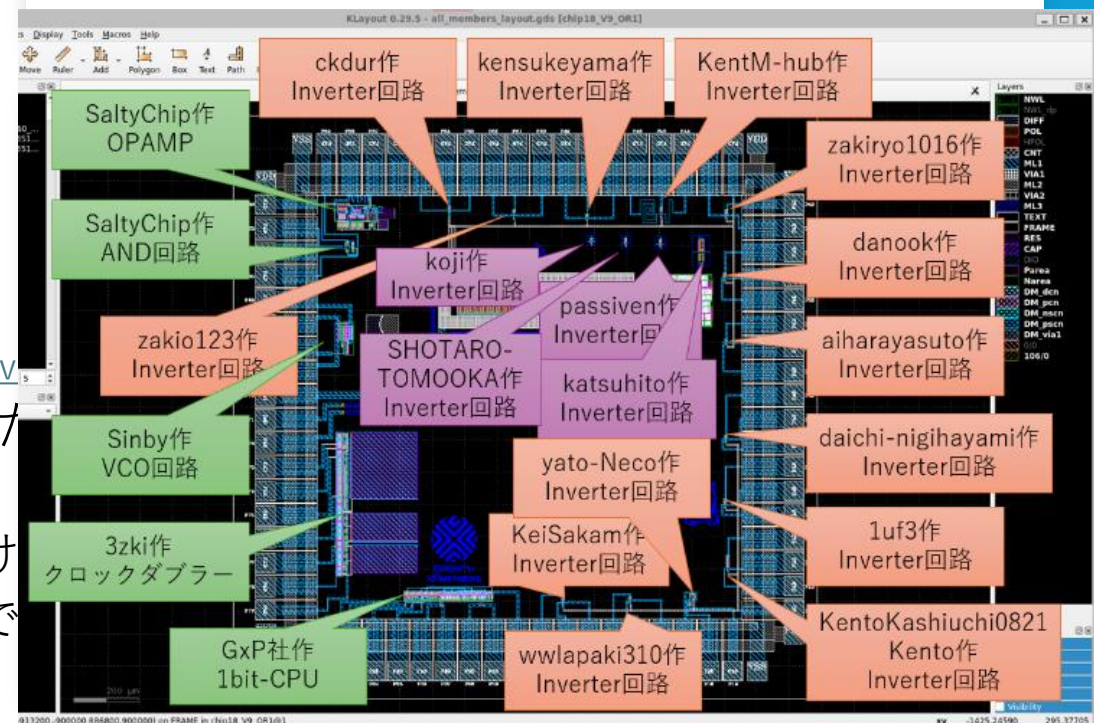
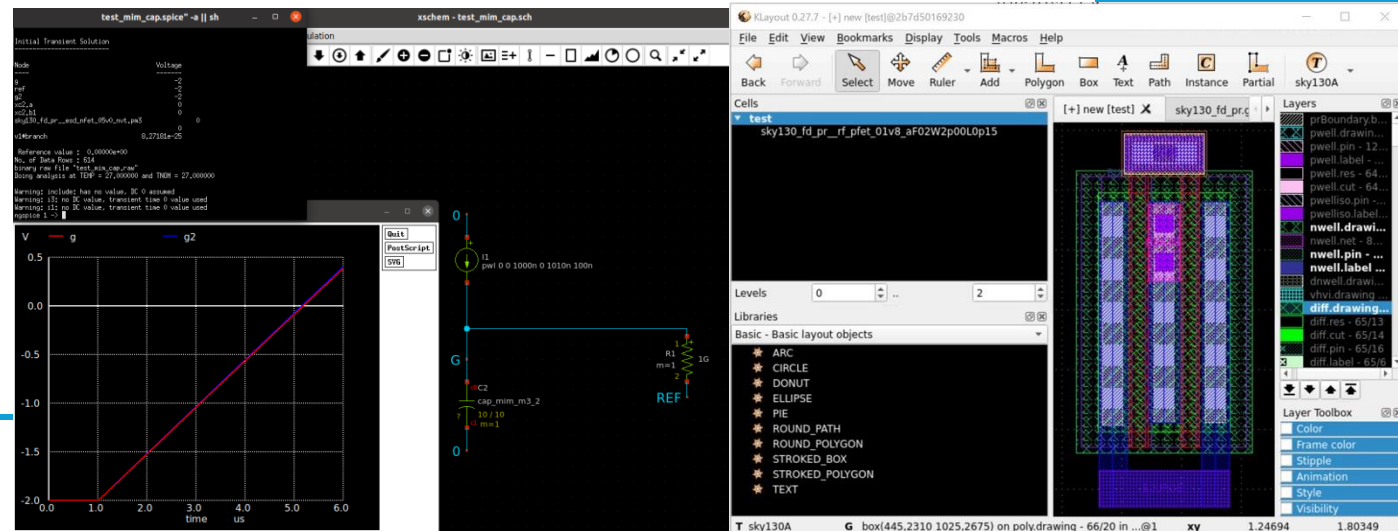
ISHI会版OpenMPW-PTC06-1として開催！

ハンズオンセミナー

- 知識ゼロから半導体設計の基礎がすべて学べる！

一番簡単なインバーター回路のハンズオンセミナー

- Xschemによる回路設計
 - トランジスタの組み合わせで機能を実現する作業
- ngspiceによる回路特性シミュレーション
 - 上記の回路が正しく動作するかを検証する作業
- klayoutによる回路デザイン
 - トランジスタを実際の半導体の上に配置する作業
- 丸々1日の講習会となります
 - 講習会実施実績
 - <https://ishikai.connpass.com/event/303102/>
 - https://www.noritsuna.jp/download/ishi_20231110_3zki_v
- 参加者の声（半導体設計未経験者。電子工作をしたことがあるレベル）
 - チップの設計体験によりすごく技術的な刺激を受け
 - 半導体は全く未知のものだったが理解できたことで見を得ることが出来た



ハンズオンセミナー： ターゲット

- 初めての「半導体設計を体験してもらう」ことが目的
 - ソフトウェアやハードウェアの企業内に半導体設計者を増やす
- 参加者のモチベーション
 - 半導体って話をよく聞くようになったので、具体的に知りたい！
 - 半導体の基礎知識
 - 半導体の工場のプロセスの内容
 - もっとコンピュータの動作原理を知りたい！
 - 最近、自作CPUが流行っているらしい
 - どうやらコンパイラレベルさえ隠蔽されてしまったためかより原理的なところへの回帰が起こっている

日の丸半導体の復権なるか 北海道の「ラピダス」新工場、急ピッチで建設

次世代半導体の国産化を目指すラピダスが、北海道千歳市での新工場建設を急ピッチで進めている。

2024年05月29日 08時32分 公開

【産経新聞】



次世代半導体の国産化を目指すラピダスが、北海道千歳市での新工場建設を急ピッチで進めている。工場を起点に北海道を半導体産業の集積地とする構想も浮上し、地元は沸く。量産までの総投資額は5兆円で、経済産業省の補助金はすでに1兆円近くに達した。国主導の産業振興の新たなモデルケースとなるか、注目されている。



44個のロジックICを使った「自作CPU組み立てキット」が明日発売

2023.03.02 12:20 更新

2023.03.02 取材



組み立ては5～6時間？CPUの構造が学べる“歯ごたえのある”工作キット

ロジックICで動作する自作CPUの組み立てキット「ロジックICで創る自作CPU組み立てキットTTM8」がビット・トレード・ワンから3月3日に発売。Shigezoneにて実機展示と予約販売が始まっている。なお同店では発売記念特価として、キットのみを税込27,500円、解説書籍同梱版を税込29,500円で販売（3月3日以降予告なく終了）する。

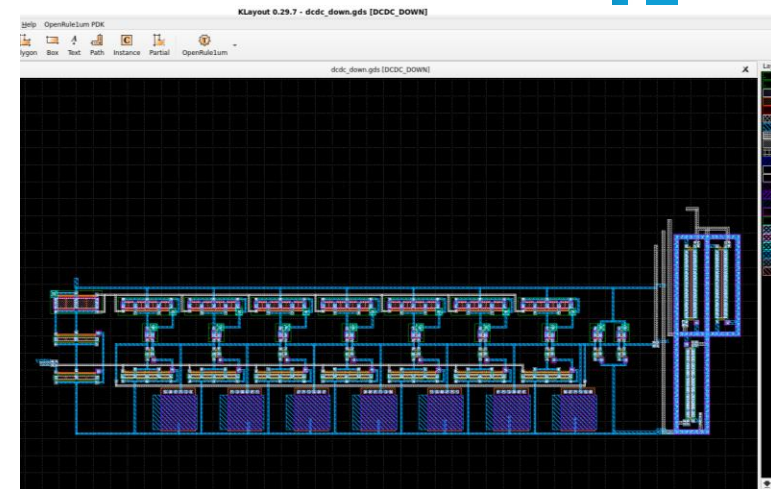
チーム投稿

- 内容
 - 一つのテーマ（回路）を複数人で作成してもらう
 - リーダー
 - 中級者や上級者でチームをリードしてもらう
 - メンバー
 - 初心者がリーダーに教えてもらいながら設計やレイアウトをする
- 目的
 - リーダー
 - ソフトウェアやハードウェアの企業が自社チップを作成しようとするときの橋渡し人材としての能力を獲得してもらう
 - メンバー
 - ソロは中級者以上じゃないと難しいが、ISHI会は初級者がメイン層であるため、極力、多くの人に参加してもらいたいため。
 - 今までソロで募ってもほぼ募集が無かった

例：東海理化シヤトル



- 実施内容
 - 昇圧型と降圧型の2種類を「2チーム」で作成する
 - 5V->12V, 12V->5Vとする
 - Chipathon2024の変形パターン
- 決まっているルール
 - OpenRule1umを利用する
 - https://github.com/ishi-kai/OpenRule1umPDK_setupEDA
 - テープアウトは「11月24日」
 - Maxサイズは「1000um(1mm) x 1000um(1mm)」
 - ピン数は「7ピン」
 - VDD, 入力電圧用ピン, 出力電圧用ピン の3ピンは必須
 - 後の4ピンをどう使うかは自由
 - VSSは共通のものを利用してよい、数に入れなくてもよい



ISHI会の情報

- メンバー数
 - 300名Over (20-30名ほど常にアクティブ)
- ホームページ
 - <https://ishi-kai.org/>
- Discord上で活動中
 - <https://discord.gg/RwAWF5mZSR>
- イベント告知 (勉強会など)
 - <https://ishikai.connpass.com/>
 - 20~50名ほどが常時参加

